

简化多核和多处理器调试：

在Workbench芯片级调试中利用JTAG扫描链

介绍

多处理器技术的不断发展改变了设备软件市场的格局。新的处理器制造技术减小了处理器的尺寸，从而改善了性能；进一步的小型化使同一个芯片上可以配置更多的处理器内核。这些发展增强了嵌入式设备的能力，可以在同一个芯片上配置多个通用处理器，也可以采用包含一个通用处理器和一个或多个专用处理器的混合芯片。例如：

- 可以使用一个通用多核处理器来为多个独立的应用程序提供计算能力。
- 可以使用一个通用CPU和一个数字信号处理器为移动电话提供计算能力。
- 一个带有分组交换逻辑逻辑电路的通用CPU可以构成网络交换机的基础。

多核技术为硬件和软件开发人员带来了明显的优势，可以在嵌入式设备中实现更高的处理器性能、更加有效的功耗利用、以及更小的物理尺寸。多核芯片和在电路板上使用多个处理器（多重处理）的方法可以单独使用，也可以组合起来使用，不过这两种技术都带来了类似的挑战。多核技术采用了新的方式进行调试，软件和硬件开发人员可以立即对整个系统进行调试，同时使用集成工具优化开发流程。

JTAG 调试在传统上一直用于硬件的启用，而如今芯片级调试在多核和多处理调试中起到了更重要的作用。多个内核、操作系统、中间件、以及应用程序直接复杂的交互作用为软件开发人员带来了新的挑战，而 JTAG 调试则有助于解决这些问题。关键的问题是如何将芯片级调试集成到“编辑-编译-调试”周期中，使软件开发人员能够尽可能方便地从一个活动转移到下一个活动，以及如何更好地利用 JTAG 接口来实现最佳的性能和准确性。

Jean Claude Coutant

风河公司芯片级调试工程总监

风河 Workbench 芯片级调试版（Workbench 芯片级调试）与 Eclipse 框架集成，将多核和多处理芯片级调试功能集成到单一的工具中。通过 Workbench 软件，开发人员在所有的项目和所有的开发周期中就可以使用同样的开发环境，避免了为学习不同处理器架构或开发阶段专用的不同工具而耗费大量的时间。Workbench 芯片级调试和风河 ICE2 硬件一起提供了无与伦比的伸缩性和性能，在同一个扫描链上可以支持多达 128 个处理器连接。本白皮书向软件开发人员展示了如何最佳地利用这些强大的工具。

现实世界中的多核应用

多核处理器包含一个单独的芯片和多个不同的处理引擎以及多个独立的指令计数器。这些特性可以提高 CPU 的性能和更好的电源管理，也可以在同一个芯片上提供额外的功能 - 从 DSP 等补充功能、到包含图形和 I/O 处理的完整系统芯片（SoC）。多核处理器在嵌入式系统领域有特别的优势，可以在大大缩小尺寸的同时提供更强的功能。此外，一个芯片上可以集成的功能越多，那么功能模块间的相互连接就不再需要能耗很大（发热量也很大）的驱动程序来从芯片传输信号。

多核环境中的设备软件通常在以下情况中应用：

- **对称多处理 (SMP)：**在SMP环境中，单独的操作系统实例将硬件对开发人员抽象，并决定每个任务使用的内核。这种情况使用共享内存的同构内核。
- **非对称多处理 (AMP)：**AMP是相互作用、但是独立的操作环境的集合，每个操作系统的单独实例运行在每个内核上。这种情况中，可以使用一个操作系统的多个实例运行在一套同构的处理器上，有可能通过预先定义（并且是MMU增强）的内存区域分享信息。这种情况还可以在异构的环境中使用不同的操作系统和应用程序软件 - 例如移动电话中使用的结合了DSP设备的通用处理器。这种多核环境复杂性更高，需要使用健壮、集成的工具套件对多个内核上的多个操作系统进行调试，也包括在异构多核环境中可能使用不同指令集的情况。

虽然人们传统上将多核定义为一个芯片上的多个内核，但是实际上多核的使用和调试面临的挑战是更具普遍性的多处理情况的特定实例，超出了单芯片调试的范围。开发人员还在一个电路板上使用多个单核的处理器。在高度复杂的系统中（包括ATCA刀片服务器），开发人员在一个系统中将使用多个CPU板，既使用多核技术，也使用多处理技术。

多核调试中的关键挑战

多核和多处理技术的融合为调试工作带来了新的挑战，这是因为目标系统的复杂性不断增加，同时还要通过优化的硬件和软件开发实现多核处理器的固有性能潜力。在多核系统中为每个组件使用单独的编辑器、编译器和调试器已经不再可行，因为这样要协调多个工具的工作并进行同步会变得非常困难，即使不是不可能的话。在这些环境中开发人员将会面临的一些挑战包括：

- 如何有效地管理共享的资源，例如内存和外设等。
- 如何在多个内核、板和系统对操作系统和应用程序代码进行调试。
- 如何使用一个或多个JTAG连接在多个内核中同步芯片级调试。
- 如何在单一的芯片上调试同构和异构的内核，然后协调整个系统的调试。

- 如何与基于代理的调试一起有效地使用JTAG调试，并保证不同调试任务间的平稳交接。
- 如何优化JTAG接口的使用，以提高响应能力和吞吐量。

集成的框架可以精简多个同构和异构内核的开发，包括那些具有不同指令集的内核。在调试阶段，能够启动和停止处理器并在多个内核中设置断点的能力有助于开发人员更加方便、有效地理解并关注于手头的问题。Workbench芯片级调试和风河ICE2结合起来，有助于提高生产能力，可以更快地完成产品并交付给客户。

JTAG调试的技术选项

调试时，有多种硬件方式可以提供一个或多个JTAG扫描链的访问。JTAG接口的组合方式可能会带来挑战，因为每一种方式对调试流程都有不同的影响。用来处理JTAG扫描链的方式可能会影响调试器性能、响应度、以及在多核间执行同步命令的能力。一些方式可能会要求使用多个调试器，并且会指定使用多个仿真器。这将会影响到解决方案的成本以及跟踪复杂问题根源的能力。

多个处理器的JTAG接口可以用多种不同的方式组合，这些技术可以既可以用于芯片级（多核）应用，也可以用于板级（多处理器）应用。下面对四种方式作了详细的介绍：

- 单独的JTAG接口
- 菊花链JTAG接口
- 多路复用JTAG接口
- 可单独寻址的JTAG扫描端口

使用单独的JTAG接口进行调试

过去，硬件开发人员在创建带有多个处理器的设备时都是将每个CPU的JTAG接口延伸到单独的连接线，使每个处理器都能够通过单独的调试器进行管理。一些多核芯片制造商甚至为每个内核制作一个单独的JTAG接口，不过这不是推荐的方法。这虽然简化了设计，但是由于需要为每一个CPU准备一个单独的调试器，也为多处理器软件的调试带来了问题。此外由于需要为每个JTAG连接器提供额外的电路板空间和电力，这也增加了成本。最为重要的是，多个JTAG接口通常需要为每个接口提供一个单独的JTAG仿真器，此外还需要一个单独的调试器实例连接到每个仿真器。这造成了笨拙的调试环境，使得内核间的同步活动即使不是不可能，也是非常困难的。

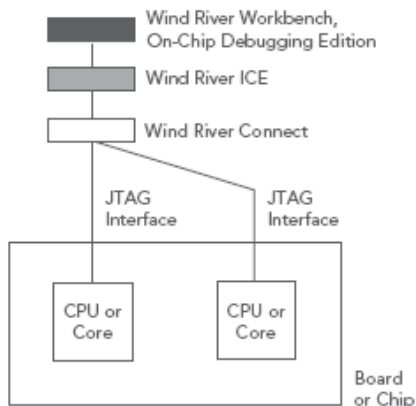


图 1：过去的多处理方式，每个CPU通过自己的接口进行访问。

风河公司采用了一种方法，有助于减少使用单独JTAG接口带来的问题。Wind River Connect允许用户将多个处理器、扫描链或板连接到一个单独的扫描链中，由一个单独的风河ICE管理（参见图1）。用户还可以通过风河芯片级调试提供的单独、多核感知的芯片级调试器访问由ICE建立的连接。

通过菊花链JTAG端口进行调试

为了减少芯片外部引脚的数量，一些芯片厂商使用了IEEE 1149.1标准将多个内部JTAG端口以菊花链的形式连接为一个单独的接口，引出产品的包封（参见图2）。菊花链的方案对于芯片制造商和板的设计者都是适用的。在这种方式中，第一个内核的输出接口通过JTAG TDI和TDO导线连接到第二个内核的输入接口。另外两个连接TCK和TMS则直接连接到所有的内核。

菊花链方式是基于标准的，而且得到了广泛的应用，在所有的多核调试场景中均可工作：单芯片、板上多CPU、以及复杂系统。使用菊花链方法时，必须要使用一个带有JTAG服务器的JTAG仿真器。该服务器对流向链上每个处理器的命令和数据进行管理，同时通过网络接口使目标系统对调试器可用。服务器将命令和数据顺着扫描链往下传，通过每一个处理器的寄存器，直到将命令锁存到指定的处理器。JTAG服务器必须能够感知到每一个处理器以及处理器的移位寄存器的长度，才能准确地将命令和数据移动到适当的位置后再锁存。

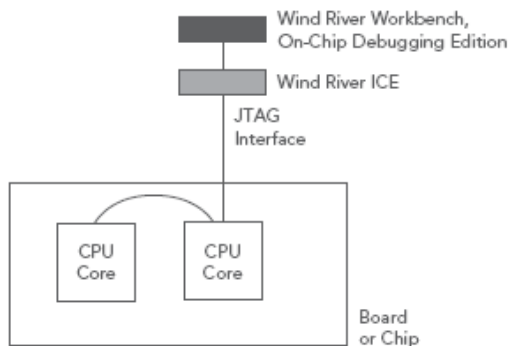


图 2：菊花链或多路复用的JTAG接口，板或芯片上引出一个接口。

菊花链方式的一个好处是针对多个内核的命令可以按照同样的JTAG时钟发出，方法是将数据移到每个内核的命令寄存器，然后再一下将它们全部锁存。这种方法保持了准确的时钟控制，并且有助于调试多个内核中的多个操作系统，或者是同一个操作系统中在多个内核中运行的不同进程。这种方法的缺点是针对菊花链中最后一个内核的命令必须通过JTAG链中所有位于前面的内核，因此有可能造成等待时间。智能JTAG服务器（例如风河ICE提供的）可以克服这一问题。

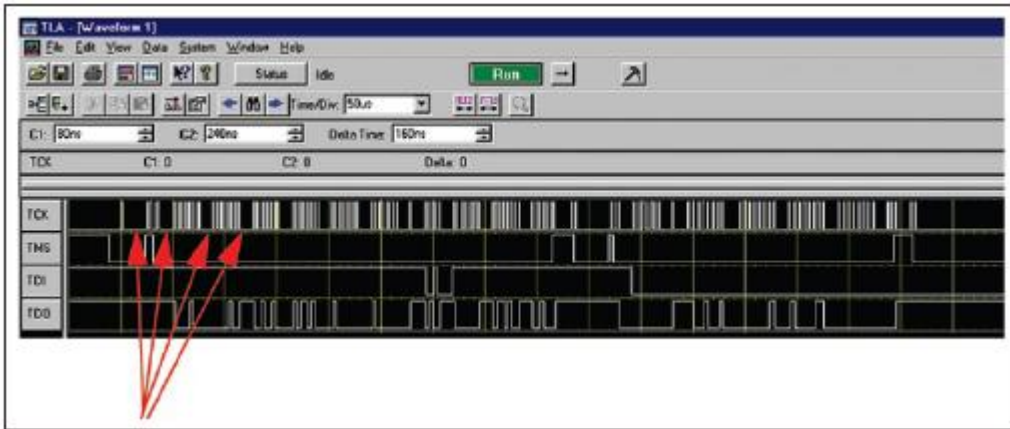


图 3a：带和不带JTAG加速的JTAG数据流

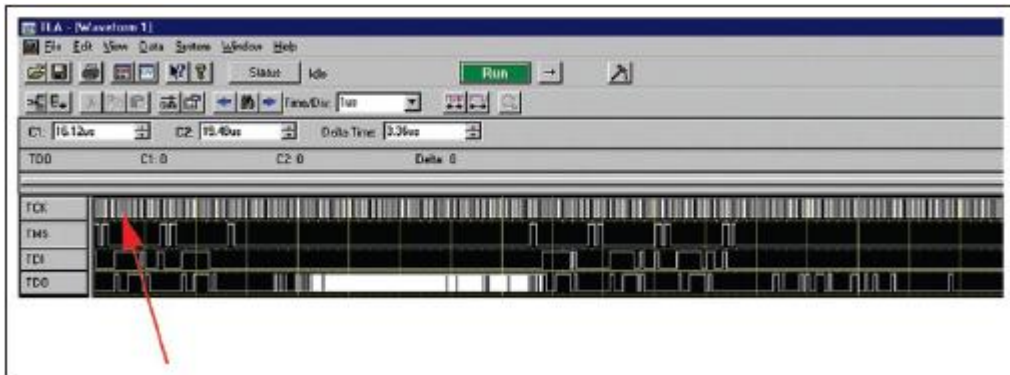


图 3b：JTAG时钟跟踪中间隙很少，说明所有可能的时钟周期都被利用了

通过良好的JTAG服务器软件克服挑战

良好的JTAG服务器软件（例如风河ICE中的）采用的调试能力要求与多个处理器的有效通讯。其他调试器通常并没有提供能力来立即停止内核、同步所有内核的停止、或者向每个内核发送不同的命令并同时执行。其他调试器用串行方式处理来自主机的命令，因此会造成延迟、同步问题、以及JTAG带宽没有充分利用，而风河公司提供的方法则消除了这一问题（参见图3a）。

风河JTAG加速带来的好处

通过风河公司具有专利的JTAG加速器技术，调试器可以将所有处理器或被调试内核中完成给定动作所需的多个命令在风河ICE中排队。这样风河ICE就可以在无需调试器介入的情况下处理所有队列中的命令，从而避免了相关的延迟。这样的结果是更好地利用了JTAG，并且可以在JTAG接口允许的最大限度内执行多个处理器的命令。从图3b中我们可以看到更好的响应时间和处理器和内核之间更准确的同步。风河JTAG加速器和服务器技术减少了JTAG序列包中的空闲时间，从而优化了JTAG的带宽使用，百分之百地利用了JTAG的可用带宽。

使用JTAG多路复用进行调试

菊花链方式的主要替换方式是JTAG多路复用。这种技术扩展了IEEE JTAG规范，对于通过单一共享JTAG接口连接的所有内核，可以使用一个独立的调试器（参见图4）。在多核处理器中，多路复用技术允许开发人员通过一个单独的JTAG接口指定要调试的内核来访问芯片中的每个内核。

这种方法的主要优势在于连接和调试性能。由于多路复用器是直接连接到每一个内核的，因此没有菊花链方法中的位移问题，并且在单芯片上提供了相对较好的性能。

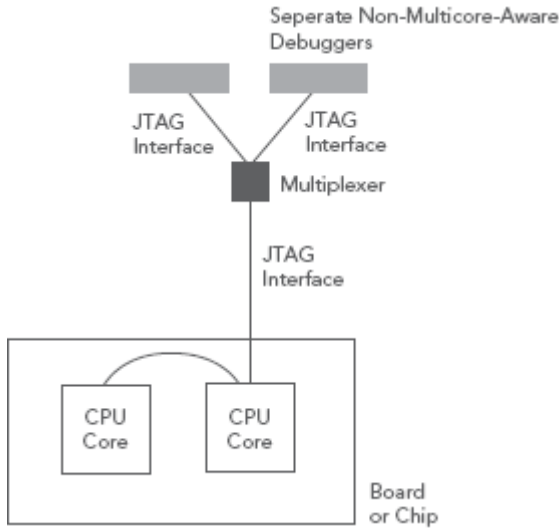


图 4：多个CPU内核间的JTAG多路复用

多路复用的缺陷包括多个调试器无法同时发布启动和停止命令，而在菊花链方式中则可以做到这一点。当需要操纵多个调试器的接口（每个内核一个），而且希望采取的动作可以同时多个内核上产生效果时，这一问题还会加重。这造成了被称为“刹车”的延迟，当试图对包含向CPU提供数据的DSP的混合芯片进行调试时可能会造成灾难。要在不造成数据泛滥或不足的情况下停止数据流和CPU是非常困难或者根本就是不可能的，从而掩盖了要调试的问题。除了技术上的障碍外，这种方式需要购买多个调试器，成本也比较高。

最后一个问题是在异构环境中对来自不同厂商的内核进行调试时，例如处理器是某个厂商制造的，而 DSP 则是另一个厂商制造的。为

了使多路复用能够工作，不同处理器的JTAG实现方式必须是兼容的。如果它们是不兼容的，那么这种解决方案就会出现或者根本无法实现。在这种情况下，多路复用本身是无法解决问题的；用户还将需要使用可寻址的扫描端口。

使用可寻址的扫描端口进行调试

最后一种技术选择是可寻址的扫描端口。这种架构使用了专门的组件将JTAG扫描链划分为功能组，并通过唯一的地址对每个组进行访问。当系统中分别的可寻址扫描链通过背板时，则经常使用这种多分支架构，这样系统中的每个板就都有自己专门的扫描链（参见图 5）。这种架构受到可寻址扫描端口本身速度的限制。典型的速度为 25Mhz，相对较低，可能会加剧“刹车”延迟的影响。

通过风河ICE和风河Workbench芯片级调试版进行多核调试

Workbench芯片级调试和风河ICE的强大组合可以满足多核环境中的调试要求。Workbench芯片级调试通过Eclipse框架提供了单一的开发环境。通过集成的芯片级调试，用户可以加速多个“编辑-编译-调试”周期，而不会遇到为周期中的每个步骤使用不同工具（可能来自不同的厂商）的令人困惑、耗费时间的烦恼。更为重要的是，用户可以使用单一的工具来同时调试多个内核和多个处理器。

风河Workbench芯片级调试版

Workbench芯片级调试提供了业内第一个针对芯片级调试的Eclipse开发环境。它提供了一个集中、基于标准的开发环境，有助于工作流的自动化。由于使用一个单独的工具就可以处理所有三个关键的开发任务，因此开发人员就可以关注于如何解决问题，而不是疲于应对来自多种厂商的各式各样、不一致的工具集。

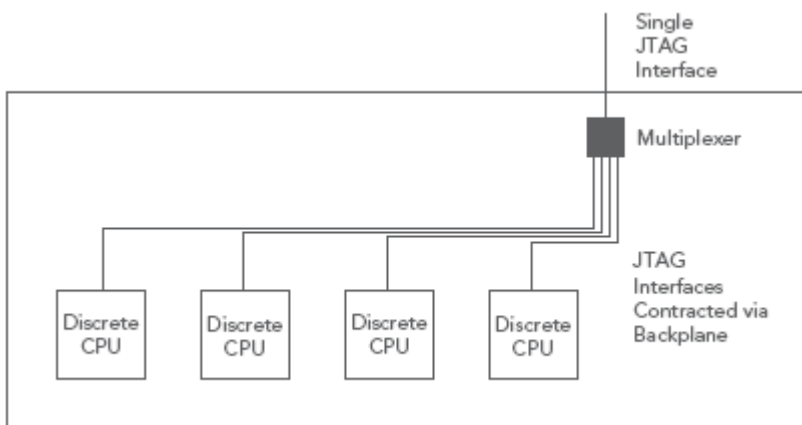


图 5：刀片服务器上配置的可寻址扫描端口，其中每个CPU的JTAG接口都通过背板连接到一个多路复用器。

风河解决方案清楚地展示了每个处理器内核的状态，实现了准确的同步，并使用颜色和文字进行编码以减少混淆。它提供了对多个内核上软件的符号、源代码级别的同时分析，甚至是运行于不同操作系统中的多个内核。它提供了全套的调试功能，包括基本的启动、停止和步进功能、多个内核的同步、以及条件断点。它提供了先进的功能，包括地址验证、数据总线性能分析、以及全套的诊断功能。

Workbench芯片级调试使开发人员可以通过单一的工具在整个设备软件的开发周期内实现标准化。风河解决方案可以为以下人员提供支持：

- 调试目标板初始化启动的硬件开发人员
- 对操作系统和设备进行调试，但是无法使用基于代理的调试方法的固件和BSP开发人员
- 需要同时使用JTAG和基于代理的调试方法灵活性的操作系统、应用程序、质量保证和维护工程师

选择使用这些基于标准方法的公司可以灵活地通过本公司内部（in-house）的、开源的、或是商业Eclipse插件来灵活地对工具进行扩展。这样他们就可以集成广泛的功能，同时也不用放弃集成开发环境带来的好处。Eclipse插件有助于将一个公司的软件程序集成到框架中 - 例如，通过CVS和ClearCase等用于版本控制和变化管理解决方案的插件。Workbench芯片级调试提供了端到端的集成，增强了负责每个产品阶段的工程师之间的合作，并且有助于加速对问题进行成功的诊断和解决。

风河ICE 2

风河ICE起到JTAG服务器的作用，连接到单一的JTAG扫描链并通过Workbench OCD支持多核调试。风河ICE不需要为每个处理器内核提供单独的仿真器，并且经过优化，可以很好地与菊花链和一些芯片级多路复用JTAG接口工作。在一个最多128个处理器的JTAG链上，它可以支持最多16个并发的调试任务。对于带有多个JTAG扫描链的多处理器系统，风河ICE 2可以和Wind River Connect 2结合，将多个链合并为一个。由于一个单独的风河ICE 2就可以对多个处理器、多个内核、甚至多个设备同时调试，因此无需再为每个内核购买单独的仿真器。

风河ICE 2通过以太网连接向Workbench OCD提供调试功能。由于使用的是标准的以太网，因此开发人员可以在全球任何地点对设备进行调试。如果需要公司、或者是世界上任何地方的专家进行协助，那么只需将目标设备连接到网络即可。多个开发人员可以共享一个风河ICE 2来调试多个设备，避免了使用多个JTAG仿真器，因此是最为经济有效的解决方案。

具有专利的JTAG加速技术专门针对风河ICE 2，提供了多核调试所需的准确性和同步性。这意味着JTAG扫描链的智能化，可以同时发布多个命令，从而将JTAG扫描链的利用率提高到百分之百。与其他JTAG仿真器相比，风河ICE 2可以将多个命令交叉地并发执行，而不是发布一个命令、等待响应、然后再顺序发布下一条命令那么繁复。这种方式可以在启动和停止多个处理器或内核时具有更高的准确度，并且通过提高JTAG扫描链利用率实现了更高的响应度。

风河ICE 2执行的优化对于消除刹车等问题尤其重要。由于可以将多个命令移到多个内核的寄存器中，然后再同时执行所有的命令，因此风河ICE 2就尽可能地实现了命令执行的同步，这样开发人员就可以关注于同步的问题，而不是过多地关注调试环境本身的同步。

风河Workbench OCD和风河ICE的实际使用

使用单独JTAG扫描链的调试解决方案和使用单独、多核感知的调试器和仿真器的调试解决方案（例如Workbench OCD和风河ICE）有很大不同。如果不是亲眼看到它的工作情况，就很难想象这种解决方案带来的方便性和明确性。下面我们将通过一系列屏幕截图来展示这种解决方案的好处。

通过目标窗口连接到设备

图6展示了Workbench OCD提供的芯片级调试视图。左下方是“目标管理器”窗口，显示了网络中各个可用的风河ICE设备。用户可以通过网络连接来访问风河ICE，这样就可以在任何地点对设备进行调试。ICE的内容展开后表示了一个带有四个CPU内核的ARM11处理器。用户可以使用目标管理器来选择并连接到特定的硬件平台，在本例中则是选择的四核ARM处理器。

一致性、通过颜色编码的处理器上下文和堆栈追踪

四个内核中每一个内核的当前上下文都显示在屏幕右上方的“调试”窗口中。“调试”窗口显示处理器的上下文。每个CPU内核都被分配给一个颜色编码和文本标签，并且在所有的调试器窗口中得到一致性的使用，用于确定内核的状态或上下文。“调试”窗口显示了四个内核中每一个内核的堆栈追踪，而屏幕中间的两个源代码窗口提供了源代码层次的视图来显示四个指令计数器指向的位置。图中用彩色箭头突出显示了“调试”窗口中的堆栈视图和指令计数器位置的对应关系。

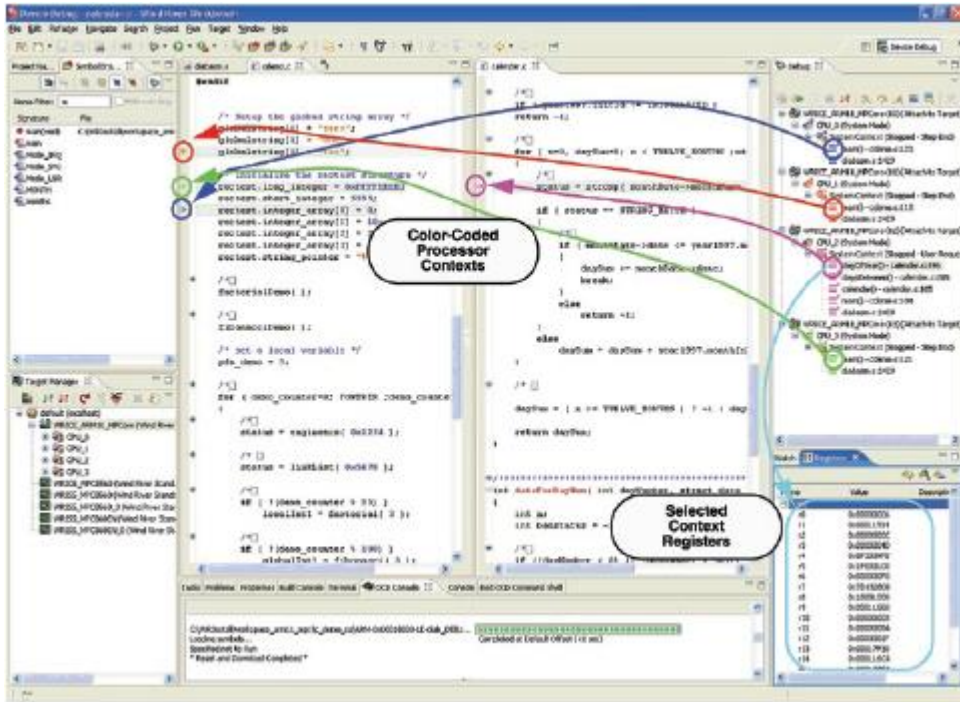


图 6: Workbench 芯片级调试提供了多核感知的调试视点, 开发人员可以针对多个内核使用单一的调试器。

在图6中, 三个CPU内核停止在cdemo.c文件中的初始化例程(左), 而紫色的CPU内核则停止在calendar.c文件的165行代码上(右)。通过这一例子, 我们可以看出Workbench芯片级调试可以提供非常清晰和直接的多核调试。用户无需跳到多个窗口或多个调试器就可以看到每个处理器上下文的位置和状态。用户可以根据被调试的应用程序来创建多个源代码窗口, 也可以根据自己特定的环境定制显示的窗口。所有这些都通过单一、清晰的界面提供。

选择“调试”窗口中的堆栈追踪元素后, 将会高亮显示该行, 并且内核的上下文数据将出现在其他窗口, 例如屏幕右下方的“寄存器”窗口(以蓝绿色表示)。图7显示了main()上下文的高层次视图, 包括局部变量状态。用户可以控制选择同时显示多个上下文窗口, 例如图8中显示的局部变量值。

通过Workbench OCD的定住和锁定功能, 可以将窗口固定, 这样只要当相应的处理器内核被停止时, 它们都可以显示变量值。Workbench芯片级调试既提供了低层次的处理器和寄存器上下文信息, 也提供了高层次的源代码视图。对于内核、设备驱动程序和中断服务例程的调试, 以及当应用程序进入操作系统内核时对其上下文进行跟踪来说, 这种以各个层次查看执行中软件的能力是非常理想的。Workbench OCD以透明、简单、直接的方式帮助开发人员完成复杂的多核调试, 有助于简化他们面临的巨大挑战。



图 7: 可以显示其他可选的堆栈上下文, 包括局部变量状态。

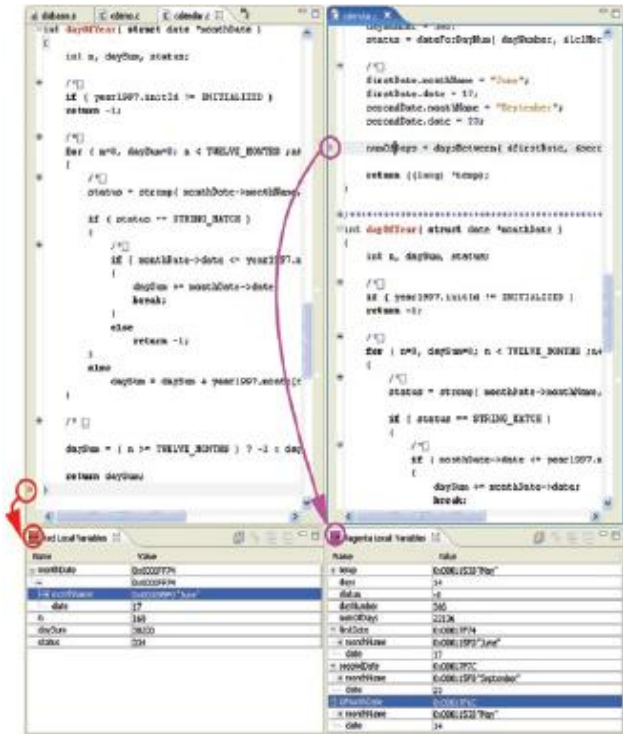


图 8：可以为每一个处理器内核显示当前上下文的寄存器和局部变量值。

总结

多核处理器为嵌入式系统的设计者带来了许多新机会，包括可以使用单一、共享的基础结构来支持多种应用，并且实现前所未有的小尺寸和低成本。过去的多处理器JTAG调试方法是为每个扫描链使用单独的仿真器和调试器，这造成费时的混淆，并且难以分析涉及到多个处理器内核的同步故障。

多核处理技术的出现，多个JTAG接口以菊花链的形式连接成单一的芯片外扫描链可能会为设备软件的开发人员带来更大的挑战 - 但是，如果使用了风河公司的解决方案，他们将不必再担心这些问题。风河ICE 2用来处理菊花链JTAG接口，通过JTAG加速器技术支持准确、响应性的调试。风河Workbench OCD在与软件的编辑和编译相同的环境中为软件开发人员提供了风河公司优化的JTAG调试。开发人员使用了风河公司的产品后，就可以根据需要选择JTAG和基于代理的调试方法，在从底层板启用应用程序软件调试在内的各个产品开发阶段中使用经济高效的工具套件。

感谢

作者在此向 Gary Kirschner、Steve Veneman 和 Steve Gaede 为本白皮书作出的贡献表示感谢。

WIND RIVER

风河（Wind River）公司是Intel的全资子公司，也是全球领先的嵌入式和移动软件提供商。从1981开始至今，风河公司一直是嵌入式设备中计算技术的先锋。在当今世界中，已经有超过5亿台产品应用了风河公司的技术成果。风河公司总部设在美国加州，在全球15个国家设有分支机构。公司网站 www.windriver.com 和 <http://www.windriver.com.cn/>

风河系统有限公司2010版权所有。风河标识是风河系统有限公司的商标，风河和VWorks是风河系统有限公司的注册商标。本文中使用的其他标记属于其各自的所有者。更多信息请参见www.windriver.com/company/terms/trademark.html。2010年1月修订

Wind River 就在您身边

北京代表处	北京市朝阳区望京中环南路9号望京大厦B座18层	邮编: 100102	电话: 010-84777100	传真: 010-64398189
上海代表处	上海市西藏路585号新金桥广场3-H,I,J室	邮编: 200003	电话: 021-63585586/87/89/90	传真: 021-63585591
深圳代表处	深圳市福田区车公庙天安数码时代大厦A座606室	邮编: 518040	电话: 0755-25333408/3418/4508/4518	传真: 0755-25334318
西安代表处	西安市高新区科技二路68号西安软件园秦风阁H103	邮编: 710075	电话: 029-87607208	传真: 029-87607209
成都代表处	成都市高新区天府软件园二期D7 14层	邮编: 610041	电话: 028-65318000	传真: 028-65319983

关于风河更多内容请访问:<http://www.windriver.com.cn>

Email:inquiries-ap-china@windriver.com

WIND RIVER

© 2007 Wind River Systems, Inc. The Wind River logo is a trademark, and Wind River is a registered trademark of Wind River Systems, Inc. Other marks are the property of their respective owners.